

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-076016

(43)Date of publication of application : 18.03.1994

(51)Int.Cl.

G06F 15/60
G06F 11/26

(21)Application number : 04-229734

(71)Applicant : HITACHI LTD

(22)Date of filing : 28.08.1992

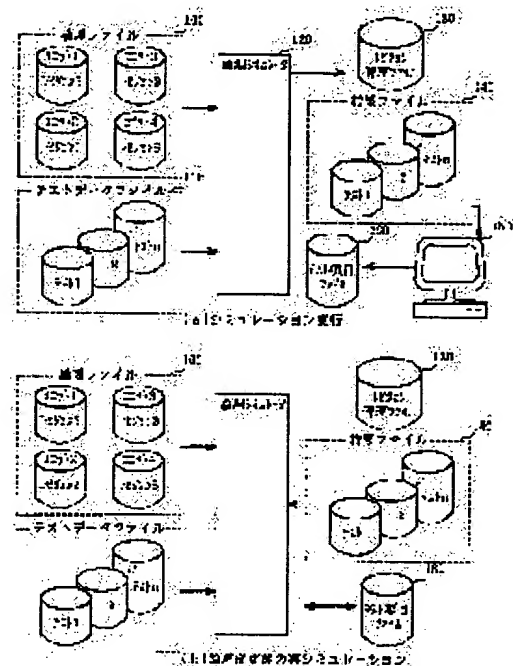
(72)Inventor : YAMAMOTO YOSHIHIKO
OKAZAKI YOSHINOBU
TADA OSAMU

(54) LOGICAL SIMULATION METHOD

(57)Abstract:

PURPOSE: To reduce the man-hour at the time of logical correction by comparing the internal state obtained by logical resimulation with the stored internal state.

CONSTITUTION: A logical simulator 120 takes a logical file 100, a revision management file 130, and a test item file 160 as the input and compares the logical file 100 and the revision management file 130 with each other to automatically decide that the logic of a unit 2 is corrected and it is necessary to simulate the logic again in a test 1 by the test item file 160 for the purpose of confirming the operation of the unit 2. The logical simulator 120 takes test data of the test 1 as the input from the test data file 100 and executes logical simulation again to compare the obtained internal state with the internal state of the test, which is obtained before and is stored in a result file 140, and automatically decides whether the logic is good or not. The logical simulator 120 stores the normal/defective condition deciding result in the test result column of the test item file 160.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-76016

(43) 公開日 平成6年(1994)3月18日

(51) Int.Cl.⁵G 0 6 F 15/60
11/26

識別記号

3 6 0 D
3 1 0

庁内整理番号

7922-5L
8323-5B

F I

技術表示箇所

審査請求 未請求 請求項の数2(全5頁)

(21) 出願番号 特願平4-229734

(22) 出願日 平成4年(1992)8月28日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 山本 吉彦

神奈川県秦野市堀山下1番地株式会社日立
製作所神奈川工場内

(72) 発明者 岡崎 慶信

神奈川県秦野市堀山下1番地株式会社日立
製作所神奈川工場内

(72) 発明者 多田 修

神奈川県秦野市堀山下1番地株式会社日立
製作所神奈川工場内

(74) 代理人 弁理士 小川 勝男

(54) 【発明の名称】 論理シミュレーション方法

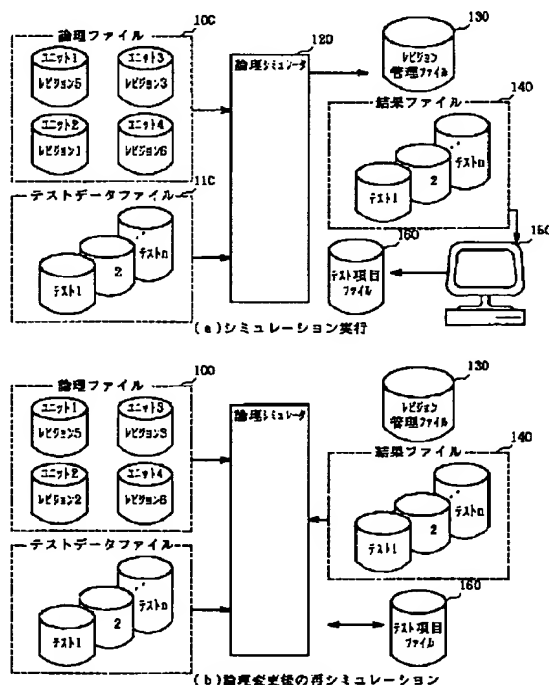
(57) 【要約】

【目的】 論理変更が、既に確認済みの電子回路動作に影響を与えていないことを容易に確認する。

【構成】 論理シミュレーションシステムに、電子回路の良否判定のためのテスト項目と該テスト項目でテストされる電子回路の部分回路の対応情報を格納する手段と、電子回路の論理接続を修正するため論理ファイルが変更されたときに変更部分を認識し、前記対応情報のなかから変更された部分回路をテストするテスト項目を選択して再論理シミュレーションを行なう手段と、論理が正しく動いたときの電子回路の内部状態をテスト項目毎に格納しておき、前記再論理シミュレーションにより求めた内部状態を該格納された内部状態と比較する手段を付加する。

【効果】 論理変更された部分回路の動作確認を再度行うためのテスト項目を自動選択することができる。また、論理変更された部分回路の再論理シミュレーション実施時に再処理結果を自動判定できるため、論理修正時の再確認工数を低減することができる。

図1



1

2

【特許請求の範囲】

【請求項1】電子回路の論理接続情報を格納した論理ファイルをもとに、該電子回路の動作を電子計算機上に再現する論理シミュレーションシステムにおいて、電子回路の良否判定のためのテスト項目と該テスト項目でテストされる電子回路の部分回路の対応情報を格納する手段と、電子回路の論理接続を修正するために論理ファイルが変更されたときに変更部分を認識し、前記対応情報のなかから変更された部分回路をテストするテスト項目を選択して再論理シミュレーションを行い、該部分回路の良否判定を行う手段を設けたことを特徴とする論理シミュレーション方法。

【請求項2】請求項1の良否判定手段は、論理が正しく動いたときの電子回路の内部状態をテスト項目毎に格納する手段を設け、該格納された内部状態と再論理シミュレーションにより求めた内部状態を比較することにより行うことを特徴とする論理シミュレーション方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電子回路の動作を電子計算機上に再現する論理シミュレーション技術に係り、特に、論理変更後の電子回路の動作確認を効率よく行う方法に関する。

【0002】

【従来の技術】設計段階での電子回路の動作を確認する方法としては、論理シミュレーションが一般に用いられる。論理シミュレーションでは電子回路の論理接続情報を格納した論理ファイルをもとに、電子回路の動作を電子計算機上に再現し、該電子回路が設計者の期待通りの動きをするかどうか確認することにより、設計中の論理に不良があるかどうか検査する。また、論理シミュレーションで用いるテスト項目は、電子回路の確認すべき機能を列挙したものであるが、一つのテスト項目で電子回路全体の機能を確認するのではなく、電子回路内の部分回路の機能確認ができるように項目設定されるのが普通である。なお、論理シミュレーションに関する文献としては、例えば「An Extensive Logic Simulation Method of Very Large Scale Computer Design」(1986、IEEE Proceedings of the 23rd Design Automation Conference p360～p365)において論じられている。

【0003】

【発明が解決しようとする課題】電子回路は論理シミュレーションにて動作を確認しながら検証が進められる。万一、論理シミュレーションにて設計者の期待通りに動かないことが摘出された場合、設計者は論理修正を実施するとともに、修正した部分回路を確認するためのテスト項目を論理シミュレーションにて再処理するが、通

常、論理修正前までに確認できていたテスト項目も修正による影響が無いことを再確認するのが普通である。しかし、この再確認すべきテスト項目数は電子回路の高機能化に伴い多くなっており、再処理すべきテスト項目の選択と再処理結果の確認は人手にて行うため非常に工数のかかる作業となっている。本発明の目的は、論理修正時の再確認工数を低減する手段を提供することにある。

【0004】

【課題を解決するための手段】上記目的は、論理シミュレーションシステムに、電子回路の良否判定のためのテスト項目と該テスト項目でテストされる電子回路の部分回路の対応情報を格納する手段と、電子回路の論理接続を修正するため論理ファイルが変更されたときに変更部分を認識し、前記対応情報のなかから変更された部分回路をテストするテスト項目を選択して再論理シミュレーションを行なう手段と、論理が正しく動いたときの電子回路の内部状態をテスト項目毎に格納する手段を設け、前記再論理シミュレーションにより求めた内部状態を該格納された内部状態と比較することにより達成される。

【0005】

【作用】電子回路の良否判定のためのテスト項目と該テスト項目でテストされる電子回路の部分回路の対応情報は、論理変更された部分回路の動作確認を再度行うためのテスト項目を自動選択するのに用いる。また、テスト項目毎に格納された論理が正しく動いたときの電子回路の内部状態は、論理変更された部分回路の再論理シミュレーション実施時に再処理結果を自動確認するのに用いるため、論理修正時の再確認工数を低減することができる。

【0006】

【実施例】以下、本発明の一実施例を図面により詳細に説明する。

【0007】図1(a)は電子回路を論理検証するための論理シミュレーションシステム構成図である。なお、本実施例では、図2に示すようなユニット1～4の部分回路をもつLSI200を論理シミュレーションするものとする。論理ファイル100はLSI200の論理接続情報を格納したファイルでLSI200のユニット1～4に対応し4つのファイルから構成されている。テストデータファイル110は論理シミュレーションのためにLSI200に与えられる入力パターンを格納したファイルであり、テスト項目毎に作成される。論理シミュレータ120は論理ファイル100を入力し、ユニット1～4の論理レビジョンをレビジョン管理ファイル130に格納すると共に、テストデータファイル110を入力してLSI200の内部状態を求め結果ファイル140に出力する。なお、論理レビジョンとは、論理ファイル100の更新回数を示すもので論理ファイル100に格納されている情報であり、本実施例ではユニット1～4の論理レビジョンはそれぞれ5、1、3、6であると

する。図3に論理レビジョンをレビジョン管理ファイル130へ格納した結果を示す。次に、設計者は端末150に結果ファイル140の内容を表示して、LSI200が期待通りの動作をしているか判定し、結果をテスト項目ファイル160に格納する。なお、設計者による結果判定は、テストデータファイル110に格納されたテスト1～nのデータを全て論理シミュレータ120で処理してから行うのではなく、1テスト毎に論理シミュレータ120で処理を行い結果判定していくのが普通である。さて、本実施例では、テスト1、2まではLSI200が期待通りの動作をした後、テスト3で期待通りの動作をしなかったとする。このとき、テスト項目ファイル160のテスト結果欄には、図4のように情報が格納される。すなわち、テスト1、2にはOKが、テスト3にはNGが格納される。なお、図4でテスト項目ファイル160の部分回路欄に示された○は、各テストがどの部分回路をテストするものかを示している。図1(b)で、テスト3が期待通りの動作をしないと判定された後の処理を説明する。設計者はユニット2をテストするテスト3の論理シミュレーション結果が期待通りでないため、ユニット2の論理ファイルを修正する。このため、ユニット2の論理ファイルの論理レビジョンは1→2となる。次に、論理シミュレータ120は論理ファイル100、レビジョン管理ファイル130とテスト項目ファイル160を入力し、論理ファイル100とレビジョン管理ファイル130の比較によりユニット2の論理が修正されていること、テスト項目ファイル160によりユニット2の動作確認のためテスト1を再論理シミュレーションする必要があることを自動判定する。そして、論理シミュレータ120は、テストデータファイル110よりテスト1のテストデータを入力し再論理シミュレーションを実施して求めた内部状態と、以前求めて結果ファイル140に格納しておいたテスト1の内部状態を比較し、良否を自動判定する。そして、論理シミュレータ120は、良否判定結果をテスト項目ファイル160の

テスト結果欄に格納する。万一、この自動判定結果がNGであるときは、設計者はさらに部分回路を変更する。

【0008】図5は、図1(b)での論理シミュレータ120の動作を示す処理フローである。501～503は論理変更された部分回路の自動認識のための処理フロー、504～505は再論理シミュレーションのためのテスト項目を自動選択するための処理フロー、506～510は再論理シミュレーションを実施し、結果を自動判定する処理フローである。

【0009】

【発明の効果】本発明によれば、論理変更された部分回路の動作確認を再度行うためのテスト項目を自動選択することができる。また、論理変更された部分回路の再論理シミュレーション実施時に再処理結果を自動判定できるため、論理修正時の再確認工数を低減することができる。

【図面の簡単な説明】

【図1】論理シミュレーションのシステム構成図である。

【図2】論理シミュレーション対象のLSIの説明図である。

【図3】レビジョン管理ファイルの説明図である。

【図4】テスト項目ファイルの説明図である。

【図5】論理シミュレータの処理フロー図である。

【符号の説明】

100…論理ファイル、

110…テストデータファイル、

120…論理シミュレータ、

130…レビジョン管理ファイル、

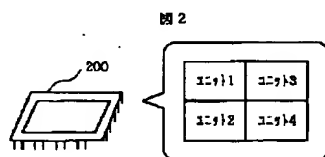
140…結果ファイル、

150…端末、

160…テスト項目ファイル、

500～510…論理シミュレータ220の処理フロー。

【図2】



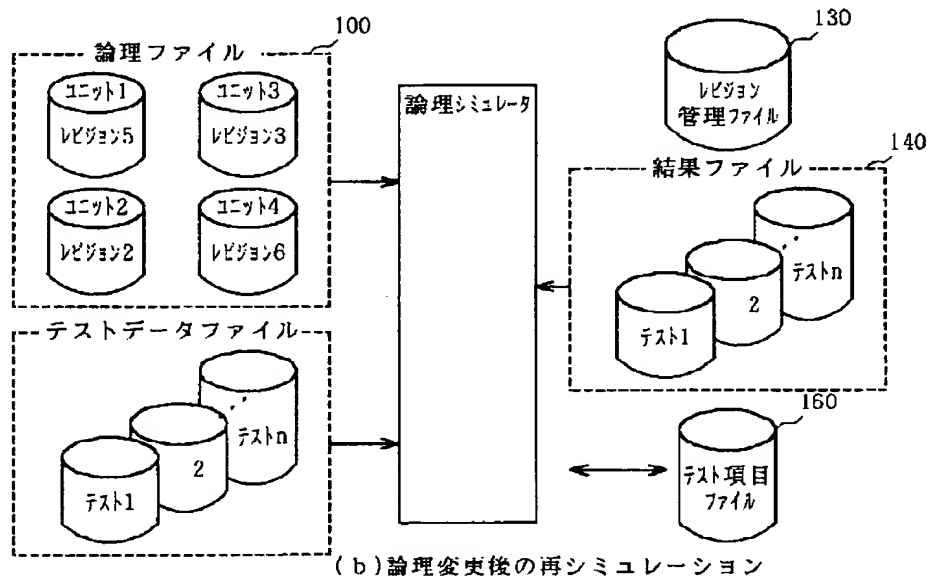
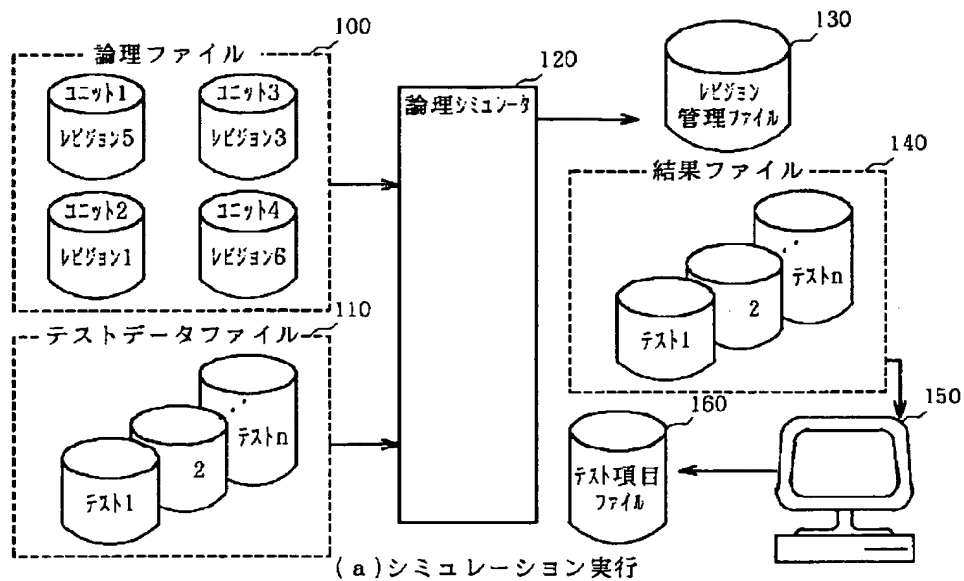
【図3】

図3

	部 分 回 路			
	ユニット1	ユニット2	ユニット3	ユニット4
論理レビジョン	5	1	3	6

【図1】

図1



【図4】

図4

テスト項目	部 分 回 答				テスト結果
	ユニット1	ユニット2	ユニット3	ユニット4	
テスト1	○	○			OK
テスト2	○		○	○	OK
テスト3		○			NG
⋮			⋮		
テストn					
⋮			⋮		

【図5】

